

概要

直流電流信号または電圧信号を各種直流信号に変換する薄型プラグイン構造の絶縁1出力 直流信号変換器です。最大出力負荷が 200Ω 以上@10V となっています。

型式コード

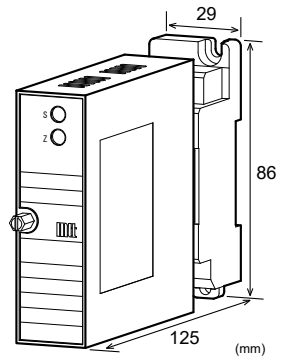


*特注に関しましては、製作の可否をお問い合わせ下さい。

ご発注時指定事項

・型式コード
(例)MS3724-A-4W4W

その他ご指定例	
・入力“Z”時	MS3724-A-Z4(入力 8~20mA)
・出力“0”時	MS3724-D-50(出力 2~5V)
・オプション“X”時	MS3724-A-44/X(Fc:30Hz-3dB)
・オプション複数時は、コード記号を続けてご指定下さい。(/KX)	



仕様

●電源部

許容電圧範囲	AC100~240V: AC85~264V(47~63Hz) DC24V: DC24V±10% DC100~240V: DC85~264V
--------	---

電源感度 各電源電圧に対してスパンの±0.1%以内

電源ヒューズ 160mA ヒューズ

最大消費電力

電 源	AC100~240V	DC24V	DC100~240V
	7.5VA 以下	2.5W 以下	3.5W 以下

●入力部

入力抵抗

電圧入力(DC)	通電時	1MΩ 以上
	停電時	1MΩ 以上

電流入力(DC)	4~20mA (標準)	250Ω
	2~10mA	250Ω
	1~5mA	100Ω
	0~20mA	250Ω
	10~50mA	10Ω

入力許容電圧

電圧入力型	30V DC max.連続(スパン 10V 以下:標準)
電流入力型	40mA DC max.連続(4~20mA:標準)

製作可能範囲

	電流信号	電圧信号
入力範囲(DC)	-100~100mA	-300~300V
入力スパン(DC)	100μA*2~200mA	200mV*3~600V
入力バイアス	-100~100%	-100~100%

*マイナス入力信号を含む場合、*2200μA~、*3400mV~となります。
(例 1) 3~8V⇒入力スパン 5V、バイアス 60%
(例 2) -5~0V⇒入力スパン 5V、バイアス-100%

●出力部

最大出力負荷	1V	20Ω 以上
	5V	100Ω 以上
	10V	200Ω 以上

許容導線抵抗

2線式時	出力負荷抵抗の 1.25%以内
4線式時	出力負荷抵抗の 5%以内
*導線抵抗が出力負荷抵抗の 0.05%(2線式時)、0.2%(4線式時)を超える場合、ZERO/SPAN 調整が必要となります。	

ゼロ点調整範囲

スパンの約±5% (変換器前面トリマにより可変)

スパン調整範囲

スパンの約±5% (変換器前面トリマにより可変)

●出力部

製作可能範囲

出力範囲(DC)	-10~10V
出力スパン(DC)	1~20V*
出力バイアス	-100~100%
*マイナス出力信号を含む場合、*2~20Vとなります。	
(例1)2~10V⇒出力スパン8V、バイアス25%	
(例2)-1~4V⇒出力スパン5V、バイアス-20%	

●基準性能

変換精度	スパンの±0.1%以内(25°C±5°Cにて)
温度特性	10°Cの変化に対してスパンの±0.2%以内
応答速度	85ms 以下(0~90%)@100%ステップ入力
CMRR	100dB 以上(500V AC, 50/60Hz)
信号絶縁	入力-出力-電源-大地 各間 絶縁絶縁
絶縁抵抗	100MΩ 以上(@500V DC) 入力-出力-電源-大地 各間
耐電圧	入力-出力-[電源、大地] 各間: 2000V AC 遮断電流 0.5mA 1分間 電源-大地 間: 2000V AC 遮断電流 5.0mA 1分間
SWC対策	ANSI/IEEE C37.90.1-1989 に準拠
動作環境	温度:-5~55°C 湿度:5~90%RH(結露のないこと)
保存温度	-10~60°C

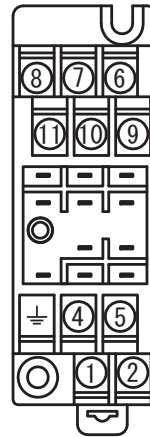
●取付・形状

取付方法	壁取付、DINレール取付共用
配線方法	M3.5 ネジ端子接続 (電源端子カバー付き/脱落防止機構)
ネジ締め付けトルク	0.8~1[N・m] *推奨値
外形寸法	W29×H86×D125mm (取付ネジ、ソケット端子台含む)
質量	本体:130g 以下 ソケット端子台:80g 以下 ショートバー:2g 以下@1 個 (変換器 1 台に対して 2 個付属)

●材質

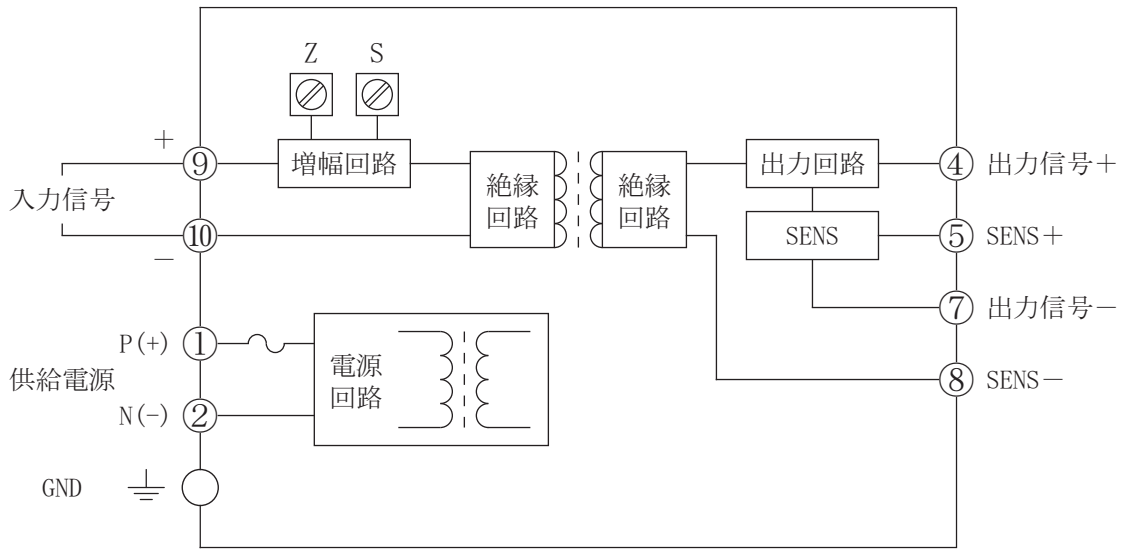
本体ハウジング	ABS樹脂(UL-94V-0)
端子台	PBT樹脂(UL-94V-0)
端子台カバー	PC樹脂(UL-94V-2)
DINレールストップ	PP樹脂(UL-94HB)
端子ネジ	鉄/ニッケルメッキ
ソケット	0.2μm/金メッキ
端子表面処理	
基板	ガラスエポキシ(FR-4:UL-94V-0)

端子配置図、信号割付

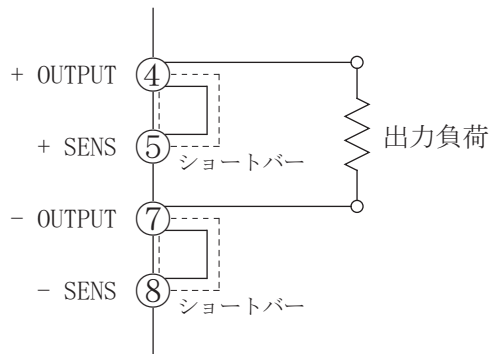


①	P(+)	POWER
②	N(-)	
⊥	GND	
④	+ OUTPUT	
⑤	+ SENS	
⑥	N. C	
⑦	- OUTPUT	
⑧	- SENS	
⑨	+ INPUT	
⑩	- INPUT	
⑪	N. C	

ブロック図



通常は付属ショートバーにて+ OUTPUT - + SENS間 (④-⑤間)、
- OUTPUT - - SENS間 (⑦-⑧間) をそれぞれショートしてください。



出力配線抵抗が大きい場合、付属ショートバーは使用せず下記図の
ように配線をしてください。

