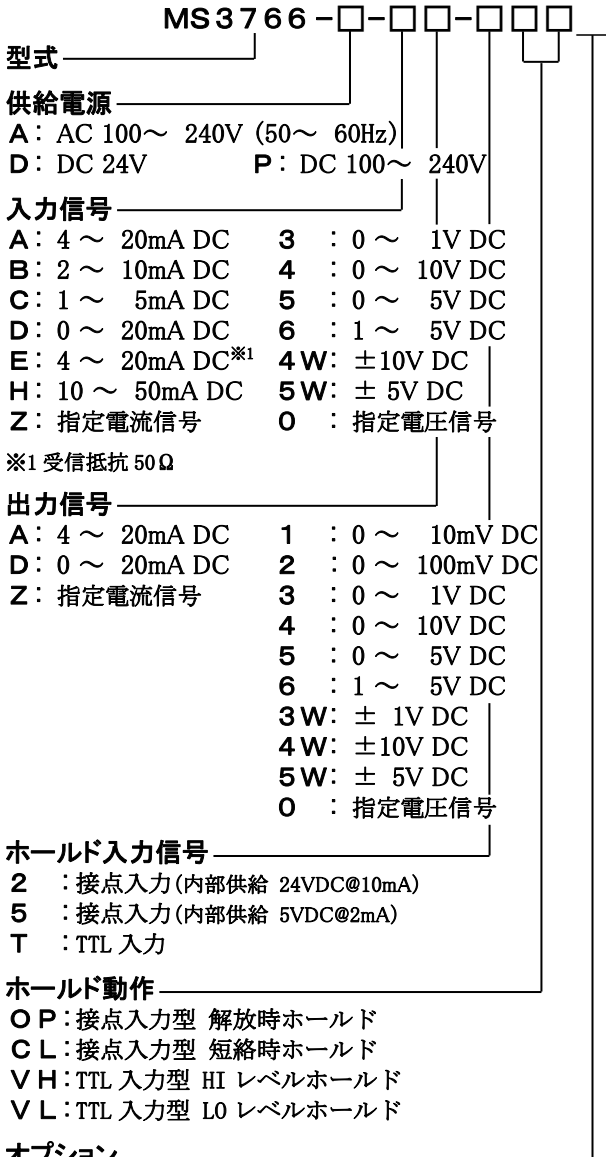


概要

外部接点信号により入力信号を保持する薄型プラグイン構造の絶縁1出力 アナログメモリ変換器です。

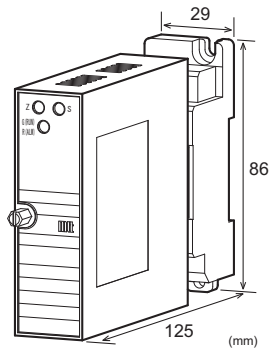
型式コード



ご発注時指定事項

・型式コード  
(例)MS3766-A-66-TVH

その他ご指定例	
・入力“0”時	MS3766-A-06-TVH(入力 2~10V)
・出力“Z”時	MS3766-A-6Z-TVH(出力 8~20mA)



仕様

●電源部

許容電圧範囲	AC100~240V: AC85~264V(47~63Hz)
	DC24V: DC24V±10%
	DC100~240V: DC85~264V
電源感度	各電源電圧に対してスパンの±0.1%以内
電源ヒューズ	160mAヒューズ
最大消費電力	
電 源	AC100~240V    DC24V    DC100~240V
	6.5VA以下 / 1.8W以下 / 7.2W以下

●入力部

入力抵抗		
電圧入力型(DC)	通電時	1MΩ以上
	停電時	1MΩ以上
電流入力型(DC)	4~20mA(標準)	250Ω
	2~10mA	250Ω
	1~5mA	100Ω
	0~20mA	250Ω
	10~50mA	10Ω
入力許容電圧		
電圧入力型	30V DC max.連続(スパン 10V以下:標準)	
電流入力型	40mA DC max.連続(4~20mA:標準)	
ホールド入力		
接点入力型	無電圧接点 内部供給電圧	
	5VDC@2mA または 24VDC@10mA	
TTL入力型	外部 TTL 入力にて動作	

製作可能範囲

	電流信号	電圧信号
入力範囲(DC)	-100~100mA	-300~300V
入力スパン(DC)	100μA**2~200mA	200mV**3~600V
入力バイアス	-100~100%	-100~100%

\*マイナス入力信号を含む場合、\*\*200μA~、\*\*3400mV~となります。  
(例 1)3~8V⇒入力スパン 5V、バイアス 60%  
(例 2)-5~0V⇒入力スパン 5V、バイアス-100%

●出力部

最大出力負荷		
電圧出力(DC)	1Vスパン以上	2mA以下
	10mV	10kΩ以上
	100mV	100kΩ以上
電流出力(DC)	750Ω以下	
ゼロ点調整範囲	スパンの約±5% (変換器前面トリマにより可変)	
スパン調整範囲	スパンの約±5% (変換器前面トリマにより可変)	

●出力部

製作可能範囲

	電流信号	電圧信号
出力範囲(DC)	0~20mA	-10~10V
出力スパン(DC)	4~20mA	10mV~20V
出力バイアス	0~100%	-100~100%
*電流出力信号の場合、0.1mA未満の出力は精度保証外となります。		
(例1)4~20mA⇒出力スパン16mA、バイアス25%		
(例2)-1~4V⇒出力スパン5V、バイアス-20%		

●基準性能

変換精度	スパンの±0.2%以内(25°C±5°Cにて)
温度特性	10°Cの変化に対してスパンの±0.2%以内
応答速度	400ms 以下(0~90%)@100%ステップ入力
メモリハック	ホールド指令によりホールド値を
アップ機能	内蔵フラッシュメモリに保存
C M R R	100dB 以上 (500V AC, 50/60Hz)
信号絶縁	入力-ホールド入力-出力-電源-大地各間絶縁
絶縁抵抗	100MΩ以上(@500V DC) 入力-ホールド入力-出力-電源-大地各間
耐電圧	入力-[出力、ホールド入力]-[電源、大地各間] :2000V AC 遮断電流 0.5mA 1分間 電源-大地間 :2000V AC 遮断電流 5mA 1分間 出力-ホールド入力間 :500V AC 遮断電流 0.5mA 1分間
S W C 対策	ANSI/IEEE C37.90.1-1989 に準拠
動作環境	温度:-5~55°C 湿度:5~90%RH(結露のないこと)
保存温度	-10~60°C

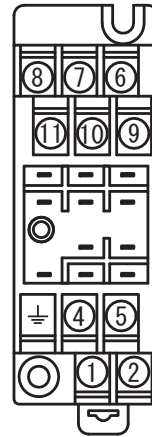
●取付・形状

取付方法	壁取付、DIN レール取付共用
配線方法	M3.5 ネジ端子接続 (電源端子カバー付き/脱落防止機構)
ネジ締め付けトルク	0.8~1[N・m] *推奨値
外形寸法	W29×H86×D125mm (取付ネジ、ソケット端子台含む)
質量	本体 130g 以下、ソケット端子台 80g 以下

●材質

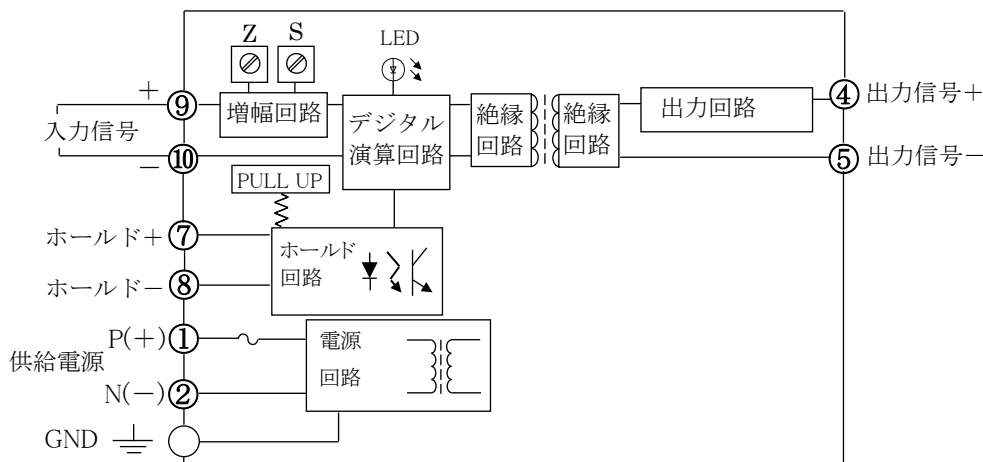
本体ハウジング	ABS樹脂(UL-94V-0)
端子台	PBT樹脂(UL-94V-0)
端子台カバー	PC樹脂(UL-94V-2)
DIN レールストップ	PP樹脂(UL-94HB)
端子ネジ	鉄/ニッケルメッキ
ソケット	0.2μm/金メッキ
端子表面処理	
基板	ガラスエポキシ(FR-4:UL-94V-0)

端子配置図、信号割付

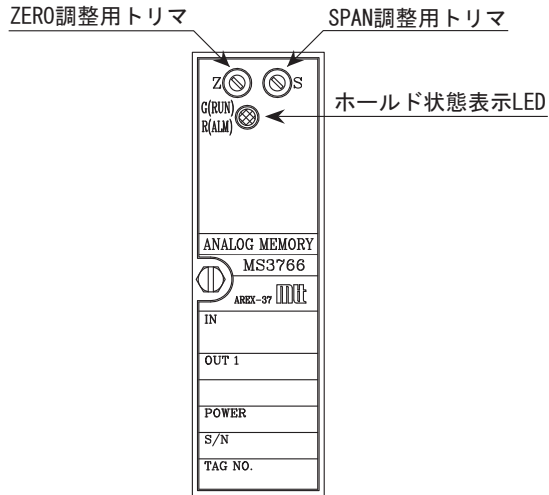


①	P(+)	POWER
②	N(-)	
⊥	GND	
④	+ OUTPUT	
⑤	- OUTPUT	
⑥	N. C	
⑦	+ HOLD	
⑧	- HOLD	
⑨	+ INPUT	
⑩	- INPUT	
⑪	N. C	

ブロック図



正面図



状態表示 LED

●表示パターン

項目	事象	赤色 LED	緑色 LED	出力信号	復帰方法
1	電源投入時	1秒消灯、0.5秒点灯の点滅3回	1秒点灯、0.5秒消灯の点滅3回	通常出力	—
2	通常動作	消灯	点灯	通常出力	—
3	ホールド動作時	消灯	1秒周期の点滅	ホールド時出力	—
4	ホールド記録エラー検出時	1秒周期の点滅	消灯	ホールド時出力 0%以下	ホールド解放
5	DACエラー検出時	0.25秒周期の点滅	消灯	出力 0%以下	なし
6	システムエラー時	点灯	不定	出力 0%以下	なし

\*5~6項、出力信号は不定のことがあります。  
 \*6項、赤色 LED は点灯しないことがあります。