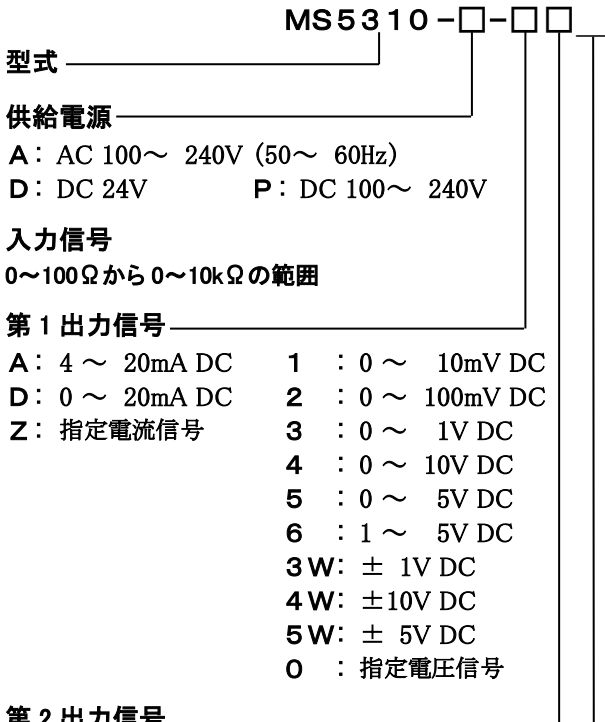


概要

ポテンシオメータ(すべり抵抗)式センサの抵抗値の変化を検出し、各種直流信号に変換するプラグイン構造の絶縁2出力ポテンシオメータ変換器です。

型式コード



第2出力信号

第1出力信号のコードと同じ

- ☞第1出力信号が電圧出力の場合、第2出力信号は電流出力のご指定はできません。
- ☞2出力共4~20mAの場合、出力負荷は第1出力550Ω以下 第2出力350Ω以下となります。

オプション

未記入: なし

- /K : 高速応答型 (10ms以下:0~90%)
- /H : ポリウレタン系コーティング
- /X : 特注

*特注に関しましては、製作の可否をお問い合わせ下さい。

ご発注時指定事項

・型式コード

(例)MS5310-A-A6

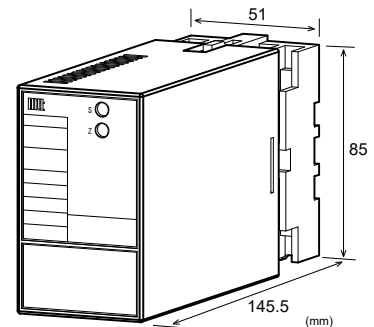
*調整抵抗範囲:工場出荷時の調整範囲をご指定下さい。

(例 0~1KΩ調整)

特にご指定のない場合、0~10KΩに調整して出荷致します。

その他ご指定例

- ・出力“0”時 MS5310-A-A0(出力2~5V)
- ・抵抗値指定時 MS5310-A-AA(0~500Ω)
(抵抗値のご指定がある場合には、抵抗値での測定ならびに製品ラベル表記にて出荷致します。)
- ・オプション“X”時 MS5310-A-AA/X(応答周波数50Hz)
- ・オプション複数時は、コード記号を続けてご指定下さい。(/KX)



仕様

●電源部

許容電圧範囲 AC100~240V: AC85~264V(47~63Hz)
DC24V: DC24V±10%
DC100~240V: DC85~264V

電源感度 各電源電圧に対してスパンの±0.1%以内

電源ヒューズ 160mAヒューズ

最大消費電力

電 源 AC100~240V DC24V DC100~240V
約5.0VA / 約1.5W / 約6.0W

●入力部

入力信号 0~100Ωから0~10kΩの範囲

測定電圧 約0.5V

許容入力導線抵抗 1線あたり全抵抗値の10%以下
(各線の抵抗値は等しいこと)

●出力部

最大出力負荷

第1出力(DC)	最大出力負荷	第2出力(DC)	最大出力負荷
1Vスパン以上	2mA以下	1Vスパン以上	2mA以下
10mV	10kΩ以上	10mV	10kΩ以上
100mV	100kΩ以上	100mV	100kΩ以上
4~20mA	750Ω以下 ^{※1}	4~20mA	350Ω以下

※1 但し、第2出力が電流出力の場合550Ωになります。

ゼロ点調整範囲 全抵抗値の約0~50%
(変換器前面トリマにより可変)

スパン調整範囲 全抵抗値の約50~100%
(変換器前面トリマにより可変)

製作可能範囲

	電流信号	電圧信号
出力範囲(DC)	0~20mA	-10~10V
出力スパン(DC)	4~20mA	10mV~20V
出力バイアス	0~100%	-100~100%

*電流出力信号の場合、0.1mA未満の出力は精度保証外となります。

(例1)4~20mA⇒出力スパン16mA、バイアス25%

(例2)-1~4V⇒出力スパン5V、バイアス-20%

●基準性能

変換精度	スパンの±0.2%以内(25℃±5℃にて)
温度特性	10℃の変化に対してスパンの±0.2%以内
応答速度	170ms 以下(0~90%)@100%ステップ入力
C M R R	100dB 以上 (500V AC, 50/60Hz)
信号絶縁	入力-第1出力-第2出力-電源-大地各間絶縁
絶縁抵抗	100MΩ 以上 (@500V DC) 入力-第1出力-第2出力-電源-大地各間
耐電圧	入力-[第1出力、第2出力]-[電源、大地各間] :2000V AC 遮断電流 0.5mA 1分間 電源-大地間 :2000V AC 遮断電流 5mA 1分間 第1出力-第2出力間 :500V AC 遮断電流 0.5mA 1分間
S W C 対策	ANSI/IEEE C37.90.1-1989 に準拠
動作環境	温度:-5~55℃ 湿度:5~90%RH(結露のないこと)
保存温度	-10~60℃

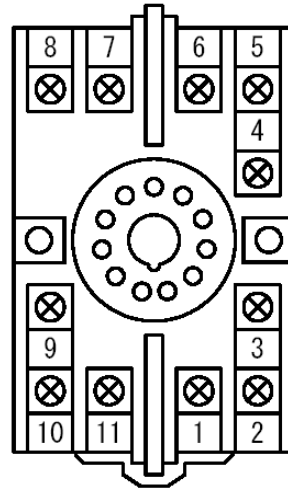
●取付・形状

取付方法	壁取付、DIN レール取付共用
取付姿勢	垂直
ネジ締め付トルク	0.78~1.18[N・m] *推奨値
配線方法	M3.5 ネジ端子接続
外形寸法	W51×H85×D145.5mm (ソケット端子台含む)
質量	本体 200g 以下、ソケット端子台 80g 以下

●材質

本体ハウジング	ABS樹脂(UL-94V-0)
ソケット端子台	ABS樹脂(UL-94V-0)
端子ネジ	鉄/亜鉛メッキ三価クロメート処理
基板	ガラスエポキシ(FR-4:UL-94V-0)

端子配置図、信号割付



①	+ OUTPUT 1	
②	- OUTPUT 1	
③	N. C.	
④	A POT	
⑤	B POT	
⑥	C POT	
⑦	P (+)	POWER
⑧	N (-)	
⑨	GND	
⑩	+ OUTPUT 2	
⑪	- OUTPUT 2	

ブロック図

